

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-044315

(43)Date of publication of application : 16.02.1996

(51)Int.Cl.

G09G 3/28

(21)Application number : 06-176385

(71)Applicant : NEC CORP

(22)Date of filing : 28.07.1994

(72)Inventor : NAKAMURA SHIYUJI

(54) DRIVING METHOD FOR PLASMA DISPLAY PANEL

(57)Abstract:

PURPOSE: To realize fast writing operation and to improve time efficiency by utilizing active particles generated during the pre-discharge period and the pre-discharge eliminating period and effectively using the pre-discharge period as a maintenance discharge period.

CONSTITUTION: First, during the pre-discharge period Tp1, all the display cells of the first scan block 1 of the previously divided scan line are subjected to simultaneous pre-discharge and next to simultaneous pre-discharge elimination. During the succeeding writing discharge period Tw1 of the scan block 1, writing pulses are impressed from the first scan line of the block line by line. In the pre-discharge period Tp2 after writing in the scan block 1 is finished, all the display cells of the following scan block 2 are subjected to simultaneous pre-discharge, and next to simultaneous pre-discharge elimination. Since then, the same driving scan is repeated, and after the writing period of the final scan block 3 is finished, all the scan blocks are subjected to simultaneous maintenance discharge.

LEGAL STATUS

[Date of request for examination] 28.07.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2666729

[Date of registration] 27.06.1997

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-44315

(43) 公開日 平成8年(1996)2月16日

(51) IntCl⁶

G 0 9 G 3/28

識別記号

E 4237-511

庁内整理番号

F I

技術表示箇所

審査請求 有 請求項の数 5 O L (全 13 頁)

(21) 出願番号 特願平6-176385

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22) 出願日 平成6年(1994)7月28日

(72) 発明者 中村 修士

東京都港区芝五丁目7番1号 日本電気株式会社内

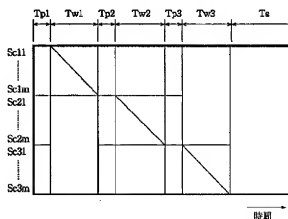
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【目的】 プラズマディスプレイパネルの書き込み放電及び維持放電の、走査ライン毎の特性差を軽減し、さらに、時間的有効利用を図る。

【構成】 プラズマディスプレイパネルを複数の走査ブロックに分割し、走査ブロック毎の予備放電と繰順次の書込放電を次々とする駆動方法において、他の走査ブロックでの予備放電期間毎に維持放電を行う。また、予備放電期間における維持パルス電圧を、予備放電を行う走査ブロックの予備放電パルス電圧を打ち消す同位相のパルスとする。あるいは、予備放電以外の走査ブロックの電極全体に、予備放電を打ち消すパルスを印加する。



1

【特許請求の範囲】

【請求項1】 M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極群と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、他のブロックの予備放電期間に同期する書き込み放電直後のブロック毎の第1の維持放電期間と、全ブロック同時の第2の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、当該ブロックの前記予備放電期間が、当該ブロック以外の少なくともひとつのブロックにおける第3の維持放電期間であることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極群と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、表示セルの全てを所定の表示データに従って繰り返し表示する一周期を、複数のサブフィールドに分割し、サブフィールド毎の維持放電回数を異ならせ、表示セル毎に表示選択するサブフィールドの組み合わせにより輝度階調を発生するとともに、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、他のブロックの予備放電期間に同期する書き込み放電直後のブロック毎の第1の維持放電期間と、全ブロック同時の第2の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、当該ブロックの前記予備放電期間が、当該ブロック以外の少なくともひとつのブロックにおける第3の維持放電期間であることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項3】 M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極群と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、走査電極群および維持電極群のブロッ

2

ク毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、他のブロックの予備放電期間に同期する書き込み放電直後のブロック毎の第1の維持放電期間と、全ブロック同時の第2の維持放電期間とを有するが、またはこれらに加えて他のブロックの予備放電期間に同期する第3の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、少なくとも、予備放電を行なっているブロックの片側または両側のブロックにおいて、第1の維持放電期間、または第3の維持放電期間を形成する維持パルスが、予備放電を行っているブロックの走査電極群または維持電極群に印加する予備放電パルスと、または予備放電パルス及び予備放電消去パルスと、同位相であることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項4】 M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極群と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、全ブロック同時の第2の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、予備放電を行っているブロックの走査電極群または維持電極群に印加する予備放電パルスと、または予備放電パルス及び予備放電消去パルスと、同位相であるキャンセルパルスと、少なくとも予備放電を行なっているブロックの片側または両側のブロックの走査電極群、または維持電極群、または走査電極群及び維持電極群の両者に印加することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項5】 前記キャンセルパルスが、予備放電を行っているブロックの予備放電期間全体に渡って印加する一つのパルスであることを特徴とする請求項4記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はプラズマディスプレイパネルの駆動方法に関し、特に交流放電メモリ型のプラズマディスプレイパネルの駆動方法に関する。

【0002】

【従来技術】 一般に、プラズマディスプレイパネル（以下、PDPと略称する）は、薄型構造で比較つがなく表示コントラスト比が大きいこと、また、比較的到大画面とすることが可能であり、応答速度が速く、自発光型で電光体の利用により多色発光も可能であることなど、数多くの特徴を有している。このために、近年コン

ビュータ関連の表示装置分野およびカラー画像表示の分野等において、広く利用されるようになりつつある。

【0003】このPDPには、その動作方式により、電極が誘電体で被覆されて間接的に交流放電の状態で作動させる交流放電型のもの、電極が放電空間に露出して直流放電の状態で作動させる直流放電型のものがある。更に、交流放電型には、駆動方式として放電セルのメモリを利用するメモリ動作型と、それを利用しないリフレッシュ動作型とがある。なお、PDPの輝度は、放電回数即ちパルス電圧の繰り返しに比例する。上記のリフレッシュ型の場合は、表示容量が大きくなると輝度が低下するため、小表示容量のPDPに対して主として使用されている。

【0004】図9は、交流放電メモリ動作型のPDPの一つの表示セルの構成を示す断面図である。この表示セルは、ガラスより成る前面および背面の二つの絶縁基板5及び11と、絶縁基板5上に形成される走査電極3及び維持電極6と、絶縁基板11上に、走査電極3及び維持電極6と直交して形成されるデータ電極10と、絶縁基板5及び11の空間に、ヘリウム、ネオンおよびキセノン等またはそれらの混合ガスから成る放電ガスが充填される放電ガス空間4と、この放電ガス空間4を確保するとともに表示セルを区切るための隔壁2と、放電ガスの放電により発生する紫外線を可視光12に変換する蛍光体8と、走査電極3及び維持電極6を覆う誘電体2と、この誘電体2を放電から保護する酸化マグネシウム等から成る保護膜7と、データ電極10を覆う誘電体9とを備えて構成される。

【0005】次に、図9を参照して、選択された表示セルの放電動作について説明する。走査電極3とデータ電極10の間に放電しきい値を越えるパルス電圧、即ちデータ・パルスを印加して放電を開始させると、データ・パルスの極性に対応して、正負の電荷が両側の誘電体2及び9の表面に吸引されて電荷の堆積を生じる。この電荷の堆積に起因する等価的な内部電圧、即ち、壁電圧は、データ・パルスの電圧と逆極性となるために、放電の成長とともにセル内部の実効電圧が低下し、データ・パルスの電圧が一定値を保持していても、放電を維持することができず遂には停止する。この後に、隣接する走査電極3と維持電極6との間に、壁電圧と同極性のパルス電圧である維持パルスを印加すると、壁電圧の分が実効電圧として重畳されるため、維持パルスの電圧振幅が低くても、放電しきい値を越えて放電することができ、従って、維持パルスを走査電極3と維持電極6との間に印加し続けることによって、放電を維持することが可能となる。この機能が上述のメモリ機能である。また、走査電極3または維持電極6に、壁電圧を中和するような、幅の広い低電圧のパルス、または、幅の狭い維持パルス電圧程度のパルスである消去パルスを印加することにより、上記の維持放電を停止させることができ

る。

【0006】ところで、交流放電メモリ型のPDPで安定した書き込み放電（走査電極・データ電極間の放電）を得るためには、書き込み放電に先だって予備放電を行うことが有効である。予備放電の効果は、各電極上の壁電荷の最適化や放電空間内への活性粒子（荷電粒子や励起粒子等）の残留により得られる。壁電荷は比較的長い寿命を有しているが、活性粒子の減衰は速いため、特開平5-334486においては、予備放電消去から書き込み放電までの時間を、電極のブロック化により短くし、予備放電で発生した活性粒子を書き込み放電の種類として積極的、効果的に利用して、高速書き込み動作を実現した。

【0007】図10は、従来の交流放電メモリ動作型PDPの電極配置を示す図である。図10においては、表示セル14を、3m×k割の行および列からなるマトリクス状に配列して形成される、ドットマトリクス表示用のPDP12の電極配置が示されている。

【0008】図11は、従来の駆動タイミングにおける一周期の内部区分を示す模式図であり、全走査ラインを、走査ブロック1、走査ブロック2および走査ブロック3に3分割した場合を示している。図11では、まず、予備放電期間Tp1において、予め分割しておいた走査ラインの1ブロック分の最初のブロック、即ち走査ブロック1の全表示セルを同時に、予備放電させ、次いで走査ブロック1の全表示セルを同時に予備放電消去する。

【0009】その後の書き込み放電期間Tw1においては、ブロックの先頭の走査ラインから順次に書き込みパルスを印加する。図11において、斜線に示される部分が各走査ラインの書き込みタイミングに相当している。走査ブロック1における書き込みが終了した後に、予備放電期間Tp2において、続く走査ブロック2の全表示セルを同時に予備放電、さらに予備放電消去させる。

【0010】以降、他の走査ブロックについても同様の駆動走査が繰返して行われ、最終の走査ブロック3における書き込み期間が終了した後に、維持放電期間Tsにおいて、全ての走査ブロックを同時に維持放電させる。このように、一連の駆動シーケンスを繰返して行うことにより、所望の表示画像が得られる。

【0011】図12(a)～(j)は、上述した従来技術における駆動電圧波形の例を示すタイミング図である。図12(a)、(b)及び(c)は、図10に示されるPDPにおける走査ブロック1の維持電極Su11～Su1m、走査ブロック2の維持電極Su21～Su2m、および走査ブロック3の維持電極Su31～Su3mに対して、それぞれ印加されるブロック毎に共通する維持電極駆動波形Wu1、Wu2及びWu3を示しており、図12(d)、(e)、(f)、(g)、(h)

5

及び(1)は、走査ブロック1の走査電極Sc11およびSc12、走査ブロック2の走査電極Sc21およびSc22、走査ブロック3の走査電極Sc31及びSc32に対して、それぞれ印加される走査電極駆動波形Ws11、Ws12、Ws21、Ws22、Ws31及びWs32を示し、図12(J)は、データ電極D1(1 \leq k)に印加されるデータ電極駆動波形Wdを示している。なお、データ電極駆動波形Wdにおける斜線は、データの有無によってデータ・パルスがオンまたはオフ状態に選択されることを示している。

【0012】走査ブロック1の予備放電期間Tp1においては、ブロック内全ての走査電極に予備放電パルスPa1、それに引き続きブロック内全ての維持電極に予備放電消去パルスPb1を印加する。

【0013】その後の走査ブロック1の書き込み放電期間Tw1において、走査電極Sc11、Sc12、……、Sc1mの順に走査パルスPwを印加する。第1i番目の表示セルに書き込む際には、データ・パルスPdを走査パルスPwのタイミングと一致させて印加することにより、走査電極Sc11とデータ電極D1との間に放電を発生させる。この第1i番目の表示セルに書き込みを行わない場合には、データ・パルスPdを印加しない。走査電極Sc1mの走査、即ち、書き込み放電が終了した後は、走査ブロック2の予備放電、予備放電消去が順次行われる。同様にして、走査ブロック2の予備放電、予備放電消去、走査、そして走査ブロック3の予備放電、予備放電消去、走査が順次行われる。

【0014】最終走査ブロック3の走査の終了後に、維持電極Su11～Su1m、Su21～Su2m、及びSu31～Su3mには維持パルスPu、走査電極Sc11～Sc1m、Sc21～Sc2m、及びSc31～Sc3mには維持パルスPsを共通的に、それぞれ交互に印加する維持パルス期間Tsを形成する。この維持パルス期間Tsは、必要な発光輝度に合わせた維持パルス数を印加した後に終了する。

【0015】また、特開平5-330437では、上述の手法に加えて、書き込み放電直後に1回維持放電を行っておくことで、維持放電への移行性を高めた。図13は、書き込み放電後に1回維持放電を実施する場合における駆動タイミング一周期の内部区分を示す模式図であり、図14と同様に全走査ラインを、走査ブロック1、走査ブロック2および走査ブロック3に3分割した場合を示している。

【0016】図13では、まず、予備放電期間Tp1において、予め分割しておいた走査ラインの1ブロック分の最初のブロック、即ち走査ブロック1の全表示セルを同時に予備放電させ、次いで走査ブロック1の全表示セルを同時に予備放電消去する。

【0017】その後の書き込み放電期間Tw1においては、ブロックの先頭の走査ラインから線順次書き込み

6

パルスを印加する図13において、斜線に示される部分が各走査ラインの書き込みタイミングに相当している。走査ブロック1における書き込みが終了した後に、予備放電期間Tp2において、走査ブロック1の第一の維持放電と、続く走査ブロック2の全表示セルを同時に予備放電、予備放電消去させる。

【0018】以降、他の走査ブロックについても同様の駆動走査が繰返して行われ、最終の走査ブロック3における第1の維持期間Ts3が終了した後に、第2の維持放電期間Tsにおいて、全ての走査ブロックを同時に維持放電させる。このように、一連の駆動シーケンスを繰返して行うことにより、所望の表示画像が得られる。

【0019】

【発明が解決しようとする課題】従来の駆動方法においては、予備放電期間の増大による時間的利用率の低下をもたらしていた。また、表示セル内に封入するガスを、全表示セルに均等に行き渡らせるために、表示セル間の隔壁には適当な隙間を設けているが、予備放電を確実にを行うために予備放電パルス電圧を大きくすると、走査ブロック間における放電空間の分離が不充分になり、予備放電期間において、隣り合う非予備放電ブロック内の予備放電ブロックに隣接する表示ラインで、予備放電パルスによる電位差による放電が発生し、書き込み後の電荷状態を乱したり、維持放電を不安定にさせることがあった。

【0020】

【課題を解決するための手段】本発明のプラズマディスプレイパネルの駆動方法は、M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極群と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、他のブロックの予備放電期間に同期する書き込み放電直後のブロック毎の第1の維持放電期間と、全ブロック同時の第2の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、当該ブロックの前記予備放電期間が、当該ブロック以外の少なくともひとつのブロックにおける第3の維持放電期間とするものである。

【0021】また、M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極群と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、他のブロックの予備放電期間に同期する書き込み放電直後のブロック毎の第1の維持放電期間と、全ブロック同時の第2の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、当該ブロックの前記予備放電期間が、当該ブロック以外の少なくともひとつのブロックにおける第3の維持放電期間とするものである。

7

ータ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、表示セルの全てを所定の表示データに従って繰り返し表示する一周期を、複数のサブフィールドに分割し、サブフィールド毎の維持放電回数を異ならせ、表示セル毎に表示選択するサブフィールドの組み合わせにより輝度階調を発生するとともに、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、他のブロックの予備放電期間に同期する書き込み放電直後のブロック枚の第1の維持放電期間と、全ブロック同時の第2の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、当該ブロックの前記予備放電期間が、当該ブロック以外の少なくともひとつのブロックにおける第3の維持放電期間とするものである。

【0022】また、M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、他のブロックの予備放電期間に同期する書き込み放電直後のブロック毎の第1の維持放電期間と、全ブロック同時の第2の維持放電期間とを有するか、またはこれらに加えて他のブロックの予備放電期間に同期する第3の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、少なくとも、予備放電を行なっているブロックの片側または両側のブロックにおいて、第1の維持放電期間、または第3の維持放電期間を形成する維持パルスが、予備放電を行っているブロックの走査電極群または維持電極群に印加する予備放電パルスと、または予備放電パルス及び予備放電消去パルスと、同位相とするものである。

【0023】また、M個の走査電極と、該M個の走査電極と対をなすM個の維持電極と、該Mの数をN分割して形成されるN組の走査電極群および維持電極群と、該走査電極群と直交し表示データの供給により駆動されるデータ表示用の複数のデータ電極からなるデータ電極群とを備え、前記走査電極群および前記維持電極群と前記データ電極群との間の空間に希ガスを充填して複数の表示セルをなす交流放電メモリ型プラズマディスプレイパネルの駆動方法であって、走査電極群および維持電極群のブロック毎に、一括された予備放電期間と、順次に走査される書き込み放電期間と、全ブロック同時の第2の維持放電期間とを有するプラズマディスプレイパネルの駆動方法において、予備放電を行っているブロックの走査

8

電極群または維持電極群に印加する予備放電パルスと、または予備放電パルス及び予備放電消去パルスと、同位相であるキャンセルパルスを、少なくともも予備放電を行なっているブロックの片側または両側のブロックの走査電極群、または維持電極群、または走査電極群及び維持電極群の両者に印加するものである。

【0024】また、前記キャンセルパルスを、予備放電を行っているブロックの予備放電期間全体に渡って印加する一つのパルスとするものである。

【0025】

【実施例】次に、本発明について図面を参照して説明する。図1は、本発明の第1の実施例の駆動タイミングにおける一周期の内部区分を示す模式図であり、全走査ラインを、走査ブロック1、走査ブロック2および走査ブロック3に3分割した場合の一例を示している。図1では、まず、予備放電期間Tp1において、予め分割しておいた走査ラインの1ブロック分の最初のブロック、即ち走査ブロック1の全表示セルを同時に予備放電させ、次いで走査ブロック1の全表示セルを同時に予備放電消去する。走査ブロック1の予備放電期間は、走査ブロック2及び3の維持放電期間でもある。

【0026】その後の走査ブロック1の書き込み放電期間Tw1においては、ブロックの先頭の走査ラインから線順次に書き込みパルスを印加する。図1において、斜線にて示される部分が各走査ラインの書き込みタイミングに相当している。

【0027】走査ブロック1における書き込みが終了した後に、予備放電期間Tp2において、続く走査ブロック2の全表示セルを同時に予備放電させ、次いで走査ブロック2の全表示セルを同時に予備放電消去する。走査ブロック2の予備放電期間は、走査ブロック1及び3の維持放電期間でもある。この場合、走査ブロック1の維持放電は、書き込み放電後の最初の維持放電、すなわち、第1の維持放電である。また、走査ブロック3の維持放電は、書き込み放電後の最初の維持放電でも、全走査ブロック共通の維持放電（第2の維持放電）でもない第3の維持放電である。

【0028】以降、同様の駆動走査が繰返され、最終の走査ブロック3における書き込み期間が終了した後に、維持放電期間Tsにおいて、全ての走査ブロックを同時に維持放電させる（第2の維持放電）。このように、一連の駆動シーケンスを繰返して行うことにより、所望の表示画像が得られる。

【0029】図2(a)～(j)は、上述した第1の実施例における駆動電圧波形の第1の例を示すタイミング図である。図2(a)、(b)及び(c)は、図9に示されるPDPにおける走査ブロック1の維持電極Su11～Su1m、走査ブロック2の維持電極Su21～Su2m、および走査ブロック3の維持電極Su31～Su3mに対して、それぞれ印加されるブロック毎に共通

9

する維持電極駆動波形Wu1、Wu2及びWu3を示しており、図2(d)、(e)、(f)、(g)、(h)及び(i)は、走査ブロック1の走査電極Sc11およびSc12、走査ブロック2の走査電極Sc21およびSc22、走査ブロック3の走査電極Sc31及びSc32に対して、それぞれ印加される走査電極駆動波形Ws11、Ws12、Ws21、Ws22、Ws31及びWs32を示し、図2(j)は、データ電極D1(1≤i≤k)に印加されるデータ電極駆動波形Wdを示している。なお、データ電極駆動波形Wdにおける斜線は、データの有無によってデータ・パルスがオンまたはオフ状態に選択されることを示している。

【0030】走査ブロック1の予備放電期間Tp1においては、走査ブロック1内全ての走査電極に予備放電パルスPa1、それに引き続くブロック内全ての維持電極に予備放電消去パルスPb1を印加する。この走査ブロック1の予備放電期間には、走査ブロック2及び3において、それぞれ維持電極に維持パルスPu2、Pu3、走査電極に維持パルスPs2、Ps3が印加され、直前のフィールドにおける書き込み期間に選択された表示セルが維持放電を行う。

【0031】その後の走査ブロック1の書き込み放電期間Tw1において、走査電極Sc11、Sc12、……、Sc1mの順に走査パルスPwを印加する。第1i番目の表示セルに書き込む際には、データ・パルスPdを走査パルスPwのタイミングと一致させて印加することにより、走査電極Sc11とデータ電極D1との間に放電が発生させる。この第1i番目の表示セルに書き込みを行わない場合には、データ・パルスPdを印加しない。

【0032】走査電極Sc1mの走査、即ち、書き込み放電が終了した後は、走査ブロック2の予備放電、予備放電消去が順次行われるが、同時に、走査ブロック1及び3の維持放電も行われる。走査ブロック1においては、直前の書き込み期間において選択された表示セルが維持放電し、走査ブロック3においては、以前のフィールドにおいて選択された表示セルが、引き続き維持される。

【0033】同様にして、走査ブロック2の走査、そして走査ブロック3の予備放電、予備放電消去と、走査ブロック1及び2の維持放電、さらに、走査ブロック3の走査が順次行われる。

【0034】最終走査ブロック3の走査の終了後に、走査電極Su11～Su1m、Su21～Su2m、及び、Su31～Su3mには維持パルスPu、走査電極Sc11～Sc1m、Sc21～Sc2m、及びSc31～Sc3mには維持パルスPsを共通的に、それぞれ交互に印加する維持パルス期間Tsを形成する。この維持パルス期間Tsは、必要な発光輝度に合わせた維持パルス数を印加した後に終了する。維持パルス期間Tsに

10

おけるパルス数は、Ts前後における、予備放電と同時の維持放電でのパルス数を差し引いた数で済み、維持期間を従来技術より短縮することができる。

【0035】ところで、表示セル内に封入するガスを、全表示セルに均等に行き渡らせるために、表示セル間の隔壁には適当な隙間を設けているが、予備放電を確実にを行うため予備放電パルス電圧を大きくすると、走査ブロック間における放電空間の分極が不十分になり、予備放電期間において、隣り合う非予備放電ブロック内の予備放電ブロックに隣接する表示ラインで、予備放電パルスによる電位差による放電が発生し、書き込み後の電荷状態を乱したり、維持放電を不安定にさせることがあった。

【0036】図2の実施例における、これを解消する手段を、走査ブロック2の予備放電期間Tp2に着目して説明する。走査ブロック2の予備放電パルスPa2が印加される走査電極Sc21(駆動波形はWs21)には、走査ブロック1の維持電極Su1mが隣接しているが、予備放電パルスPa2のタイミングにおいて、維持電極Su1m(駆動波形はWu1)には、維持パルスPu1を印加している。図に示されるように、維持パルスPu1は、予備放電パルスPa2と同位相のパルスである。

【0037】一般的に、予備放電パルス電圧は、必ず放電が発生させねばならないため、維持パルス電圧より大きな電圧を必要とするが、同位相で維持電圧程度の電圧パルス印加すれば、予備放電パルス電圧による電極間の電位差を放電開始電圧以下に低減できる。従って、予備放電時に、隣接する走査電極Su21と維持電極Su1mの間の電荷の移動を小さく抑え、少なくともとも放電発生を抑制できる。

【0038】一方、走査ブロック2のもう片側の端の維持電極Su2m(駆動波形はWu2)と隣接する走査ブロック3の走査電極Sc31(駆動波形はWs31)においては、予備放電消去パルスPb2と維持パルスPs3が同位相で印加される。維持パルスPs3のみでも、放電開始電圧を越えられないので、放電に至ることはないが、予備放電消去パルスPb2により、さらに電極間電位差を低減しているため、電荷の移動を小さくしている。

【0039】次に、図3は上述した第1の実施例における駆動電圧波形の第2の例を示すタイミング図である。駆動の基本的シークエンスは、図2に示した第1の例と同様であるが、予備放電期間と同時に存在する維持放電期間の維持パルス数を第1の例より増やした場合であり、予備放電消去パルスが終了した後においても一定期間維持放電を継続してから、書き込み動作にはいる。予備放電後の表示セル内の活性粒子が書き込み放電に対して安定的な効果を示すのに、一定の時間経過を要する場合に、この時間内において他の走査ブロックの維持放電

11

を継続することで、時間利用率の向上を図った例である。

【0040】また、図4は上述の第1の実施例の駆動波形の第3の例であり、予備放電期間での走査ブロック境界における放電を抑えたもう一つの例である。駆動の基本的シーケンスは、図2に示した第1の例と同様であるので、予備放電期間の駆動のみについて、予備放電期間Tp2に若目して説明する。

【0041】走査ブロック2の走査電極Sc21（駆動波形はWs21）の予備放電パルスPa2及び走査ブロック2の維持電極Su21（駆動波形はWu21）の予備放電消去パルスPb2の印加期間と重なるように、維持電極Su1m（駆動波形はWu11）には、維持パルスPu1を印加している。図に示されるように、維持パルスPu1は、予備放電パルスPa2及び予備放電消去パルスPb2と同位相のパルスである。走査ブロック2の予備放電用パルス印加期間に同位相のパルスを印加しているため、予備放電及び予備放電消去の両方の場合における放電発生を抑制する。

【0042】一方、走査ブロック2のもう片側の端の維持電極Su2m（駆動波形はWu2）と隣接する走査ブロック3の走査電極Sc31（駆動波形はWs31）においては、走査電極Sc31に印加する維持パルスPs3のみでも、放電開始電圧を越えられないので、放電に至ることはないが、維持電極Su2mに印加する予備放電消去パルスPb2により、さらに電位差を低減しているため、電荷の移動を小さくしている。

【0043】次に、図5は、本発明の第2の実施例の駆動タイミングにおける一周期の内部区分を示す模式図である。本実施例においては、維持放電回数の異なる4つのサブフィールドSF1～4が1フレーム内に設定されている。それぞれのサブフィールドにおいて、走査ブロック毎に予備放電、予備放電消去、走査の方法は、図1に示した第1の実施例と同様である。

【0044】維持放電は、サブフィールド毎に放電回数を異ならせ、発光輝度を変化させる。サブフィールドSF1で書き込み放電の行われた表示セルについてと考えると、走査ブロック1に着目すれば、期間Tp2-1、Tp3-1、TS-1における維持放電回数の総和で発光輝度が決定される。

【0045】次に、サブフィールドSF2で書き込み放電の行われた表示セルについてと考えると、同様に走査ブロック1に着目すれば、期間Tp2-2、Tp3-2、TS-2における維持放電回数の総和で発光輝度が決定されるが、共通維持期間TS-2における放電回数をサブフィールド2での共通維持期間TS-1での放電回数より減少させ、その総和を1/2に設定する。さらに、サブフィールドSF3では、維持放電回数の総和をサブフィールド1の1/4に設定するため、共通維持期間を全く無くしている。最後に、サブフィールド4で

12

は、維持放電回数の総和をサブフィールド1の1/8に設定するため、共通維持期間に加え、走査ブロック3の予備放電期間TP3-4での維持放電を無くしている。走査ブロック2及び3においても同様に、サブフィールド毎の維持放電期間を設定する。これにより、サブフィールドSF4での選択による発光輝度をLとすれば、各サブフィールドでの選択による発光輝度はSF1から順に、8L、4L、2L、Lとなる。従って、サブフィールド毎の選択の組み合わせにより、1フレーム内で16段階の発光輝度を得ることが可能である。

【0046】ここで、例えば維持周波数を50KHz、各サブフィールドの発光サイクル数（維持パルスの一周期分）をSF1から順に64、32、16、8に設定する場合を考えてみると、従来の方法では全走査ブロック同時の1フィールド内の維持放電期間の合計は、 $(1/50 \times 10^3) \times (64 + 32 + 16 + 8) = 2.3 \times 10^{-3}$ (秒)

である。

【0047】一方、1回の予備放電期間に1回の維持サイクルが同時に含まれるとして、本発明の場合に要する全走査ブロック同時の1フィールド内の維持放電期間の合計は、

$$(1/50 \times 10^3) \times \{ (64 - 2 \times 2) + (32 - 2 \times 2) + (16 - 2 \times 2) + (8 - 2 \times 2) \} = 2.08 \times 10^{-3} \text{ (秒)}$$

である。

【0048】従って、従来と比較すると、

$$2.3 \times 10^{-3} - 2.08 \times 10^{-3} = 0.22 \times 10^{-3} \text{ (秒)}$$

の時間短縮となる。

【0049】また、最小輝度のサブフィールドにおいて、書き込み放電による発光輝度を考慮し、維持放電期間を全く無くする組み合わせを構成しても良い。

【0050】そして、このようにサブフィールド毎の放電回数を減少させる場合において、上述のように維持放電の後ろから維持パルスを削減することは、書き込み放電から維持放電までの時間及び、時間的に分離された維持放電から次の維持放電までの時間を走査ブロックの書き込み期間にまで短縮できる。これにより、書き込み放電から維持放電への良好な遷移条件と、維持放電の安定性が得ることができた。

【0051】また、図6は上述の第2の実施例のサブフィールドSF4に着目した駆動波形の例である。駆動の基本的シーケンスは、図2及び図4と同様であるが、予備放電期間の駆動について、特にTp2-4～Tp3-4の期間に着目して説明する。走査ブロック2の予備放電パルスPa2が印加される走査電極Sc21（駆動波形はWs21）には、走査ブロック1の維持電極Su1mが隣接しているが、予備放電パルスPa2のタイミングにおいて、維持電極Su1m（駆動波形はWu11）

13

には、維持パルスP u 1を印加している。図に示されるように、維持パルスP u 1は、予備放電パルスP a 2と同位相のバルスである。

【0052】次に、予備放電消去パルスP b 2のタイミングにおいては、走査電極S c 1 1〜S c 1 mに維持消去パルスP eを同位相で印加し、それ以降の維持パルスでは維持放電を開始しない駆電圧に減らす。従って、走査ブロック1の表示セルは、走査ブロック3の予備放電期間T p 3-4に印加する維持パルスは放電を起こさないが、隣接する走査電極S c 3 1の予備放電パルス電圧を打ち消すパルスとして作用する。

【0053】第1及び第2の実施例では、3つの走査ブロック分割した場合、さらに、4つのサブフィールドを設けた場合において説明したが、ブロック分割数及び、サブフィールド数はこれに限定されるものではない。

【0054】図7は本発明の第3の実施例の駆動波形を示す図である。走査ブロック毎に予備放電、予備放電消去、走査の方法は、図2に示した第1の実施例の第1の例と同様であるが、各走査ブロックの予備放電期間において、予備放電を行っていない走査ブロックの走査電極及び維持電極に同位相のキャンセルパルスを印加したものである。

【0055】以下、予備放電期間の駆動について、予備放電期間T p 2に着目して説明する。走査ブロック2の走査電極S c 2 1, S c 2 2, … (駆動波形はW s 2 1, W s 2 2, …) の予備放電パルスP a 2及び走査ブロック2の維持電極S u 2 1, S u 2 2, … (駆動波形はW u 2) の予備放電消去パルスP b 2のそれぞれの印加期間全体において、走査ブロック1及び走査ブロック3の全走査電極S c 1 1, S c 1 2, …, S c 3 1, S c 3 2, …, 及び全維持電極S u 1 1, S u 1 2, …, S u 3 1, S u 3 2, …, にキャンセルパルスP cを印加する。キャンセルパルスP cは、予備放電パルス及び予備放電消去パルス印加時の電位差を打ち消すため、走査ブロック境界での誤放電の発生を抑制するばかりでなく、キャンセルパルスの印加されている走査ブロック内の走査電極及び維持電極間に電位差を与えることがないため、走査ブロック内での誤放電も抑制する。

【0056】図8は、走査パルスを印加している電極上のセルの誤放電発光半電圧の変化を、キャンセルパルス電圧に対するデータパルス電圧で見た一例である。キャンセルパルス電圧が約1.00V以上で、データパルス電圧により誤放電（誤書き込み）の開始する電圧が急激に上昇し飽和する。このときの予備放電パルス電圧は28.0Vであったので、この実験に供したプラズマディスプレイパネルにおいては、ブロック境界間電圧を18.0V（=28.0V-10.0V）以下に抑えることで、良好な書き込み特性を得られたものである。

【0057】また、キャンセルパルス電圧が、本来の維持放電を行う走査電極と維持電極間での放電開始電圧よ

14

り充分に小さい場合は、予備放電を行う走査ブロックの境界に接する電極群、すなわち、走査電極群あるいは維持電極群のいずれかにのみキャンセルパルスを印加しても誤放電回遷には有効である。

【0058】

【発明の効果】以上説明したように、本発明は、予備放電期間および予備放電消去期間で生ずる活性粒子を積極的に利用することにより高速書き込み動作を実現するだけでなく、予備放電期間を維持放電期間として有効利用することにより、時間効率の優れた駆動方式を達成できた。

【0059】また、予備放電パルス及び予備放電消去パルスと、それと同時に印加する維持放電パルスを同位相にすることにより、走査ブロック境界での誤放電を抑えることができた。

【0060】さらに、予備放電パルス及び予備放電消去パルスと同位相のキャンセルパルスを予備放電を行っていない走査ブロックに印加することで、走査ブロック境界、さらに、走査ブロック内での誤放電をより強く抑えることができた。

【図面の簡単な説明】

【図1】本発明の第1の実施例の駆動タイミング図の区分を示す模式図である。

【図2】第1の実施例における駆動電圧波形の第1の例を示すタイミング図である。

【図3】第1の実施例における駆動電圧波形の第2の例を示すタイミング図である。

【図4】第1の実施例における駆動電圧波形の第3の例を示すタイミング図である。

【図5】本発明の第2の実施例の駆動タイミング図の区分を示す模式図である。

【図6】第2の実施例における駆動電圧波形の例を示すタイミング図である。

【図7】本発明の第3の実施例における駆動電圧波形の例を示すタイミング図である。

【図8】第3の実施例における電圧特性を示す図である。

【図9】従来例の交流放電メモリ動作型PDPの電極配置を示す断面図である。

【図10】交流放電メモリ動作型PDPの一つ表示セルの構成を示す平面図である。

【図11】従来例の駆動タイミング図の区分を示す模式図である。

【図12】従来例における駆動電圧波形の一例を示すタイミング図である。

【図13】従来例の他の例の駆動タイミング図の区分を示す模式図である。

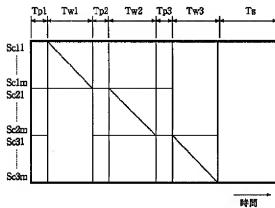
【符号の説明】

T p 1, T p 2, T p 3 予備放電期間
P a 1, P a 2, P a 3 予備放電パルス

15

Pb1, Pb2, Pb3 予備放電消去パルス
 Tw1, Tw2, Tw3 書き込み放電期間
 Fw 走査パルス
 Ts, Ts3 維持放電期間
 Pu, Pu1, Pu2, Pu3, Ps, Ps1, Ps2, Ps3 維持パルス
 Pe 維持消去パルス
 Pd データ・パルス
 Pc キャンセルパルス
 13 PDPパネル
 14 表示セル
 1 隔壁

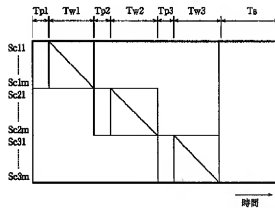
【図1】



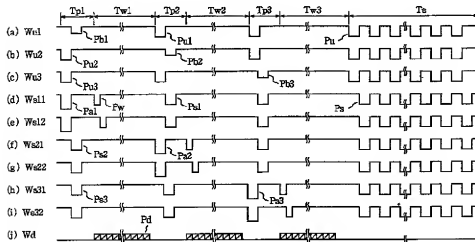
16

2, 9 誘電体
 3 Sc11~Sc1m, Sc21~Sc2m, Sc31~Sc3m 走査電極
 4 放電ガス空間
 5, 11 絶縁基板
 6 Su11~Su1m, Su21~Su2m, Su31~Su3m 維持電極
 7 保護膜
 8 蛍光体
 10, D1~Dk データ電極
 SF1, SF2, SF3, SF4 サブフィールド期間

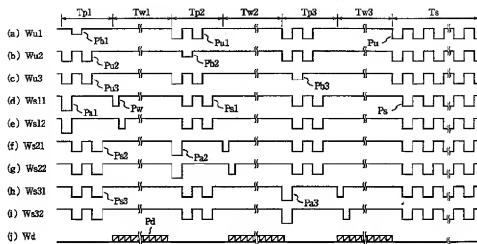
【図11】



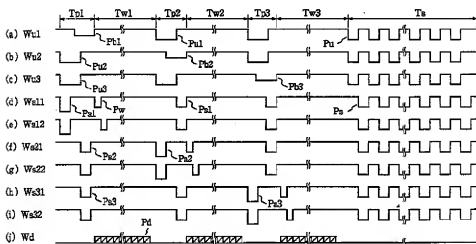
【図2】



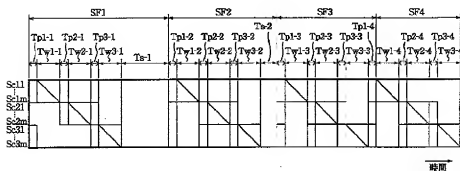
【図3】



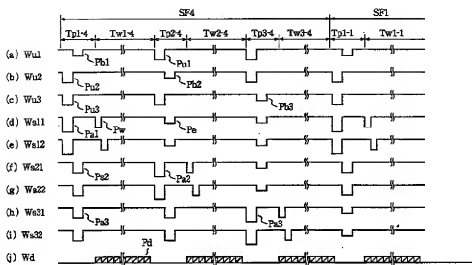
【図4】



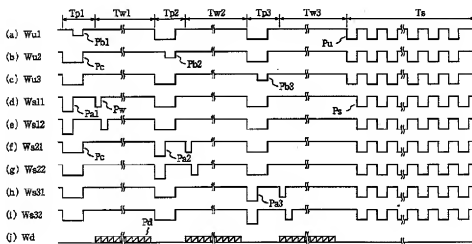
【図5】



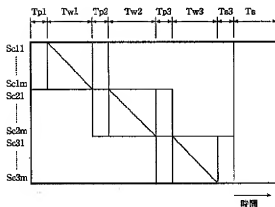
【図6】



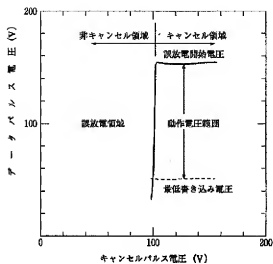
【図7】



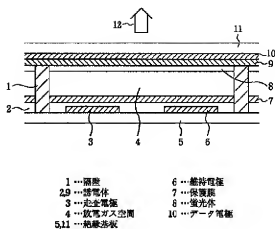
【図13】



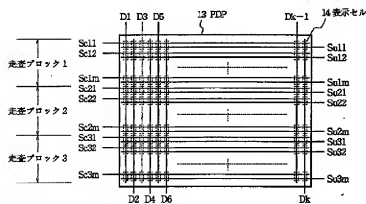
【図 8】



【図 9】



【図 10】



【図12】

